

# TFCC 薄膜微带电路

产品型号：TFCC

## TFCC 薄膜微带电路

### 1 概述

薄膜微带电路：在氧化铝、氮化铝等陶瓷基板上沉积功能薄膜，将导带、薄膜电阻、薄膜电感等集成在同一电路板上，并通过光刻、划片等半导体工艺形成最终的薄膜电路。薄膜电路图形精度高、频率特性好，集成度高、尺寸小，可制作滤波器、环形器、隔离器、微带传输线、衰减器等微带器件或者热沉、陶瓷支撑片等器件。薄膜电路表面采用金电极，正面适用于金丝、金带等微组装工艺，背面适用于导电胶粘接或金锡合金等共晶焊接。



### 2 基板类型及性能

陶瓷基板材料类型	纯度 %	表面状态	表面粗糙度 Ra/ $\mu\text{m}$	厚度范围 mm	导热率 W/m.K	热膨胀系数 $10^{-6}/^{\circ}\text{C}$	介电常数 @1MHz	损耗角正切 @1MHz	绝缘电阻 @100V
氧化铝	96	即烧型	$\leq 0.7$	0.254~1.000	24.7	7~8 (25~400 $^{\circ}\text{C}$ )	9.5	$\leq 0.0005$	25 $^{\circ}\text{C}$ : $R_i \geq 10^6 \text{M}\Omega$ 125 $^{\circ}\text{C}$ : $R_i \geq 10^5 \text{M}\Omega$
氧化铝	96	抛光型	$\leq 0.2$	0.100~1.000	24.7		9.5	$\leq 0.0005$	
氧化铝	99.6	即烧型	$\leq 0.1$	0.254~0.635	26.9		9.9	$\leq 0.0003$	
氧化铝	99.6	抛光型	$\leq 0.05$	0.100~0.635	26.9		9.9	$\leq 0.0003$	
氮化铝	99	研磨型	$\leq 0.3$	0.254~1.000	170	4~5 (25~300 $^{\circ}\text{C}$ )	9	$\leq 0.0010$	25 $^{\circ}\text{C}$ : $R_i \geq 10^6 \text{M}\Omega$ 125 $^{\circ}\text{C}$ : $R_i \geq 10^5 \text{M}\Omega$
氮化铝	99	抛光型	$\leq 0.1$	0.100~1.000	170		9	$\leq 0.0010$	
钛酸盐 (1类瓷)	/	研磨型	$\leq 0.3$	0.100~0.300	/	/	8~500	$\leq 0.0070$	
钛酸盐 (1类瓷)	/	抛光型	$\leq 0.1$	0.100~0.300	/		8~500	$\leq 0.0070$	

注：纯度和介电常数为典型值

表面状态定义：

即烧型：陶瓷基板烧结后不进行表面处理。

研磨型：陶瓷基板烧结后，对基板表面进行研磨，使陶瓷基板达到指定的厚度。

抛光型：陶瓷基板烧结、研磨后，对表面再进行抛光，使陶瓷基板达到指定的粗糙度。

### 3 金属化体系

金属化膜层	金属	范围	备注
电阻层	TaN	10~100 $\Omega$ /□	标准方阻 50 $\Omega$ 、100 $\Omega$
粘附层	TaN	20~500nm	适用于带电阻功能的陶瓷基板
	NiCr	50~1000nm	可选粘附层
	TiW	100~1200nm	最常用粘附层
	Ti	50~500nm	可选粘附层，适用于精抛陶瓷基板
阻挡层	Ni	0.1~1.2 $\mu\text{m}$	适用于 SnPb、AuSn 等含锡焊料的焊接
	Pt	0.05~0.5 $\mu\text{m}$	
导带层	Au	0.4~8 $\mu\text{m}$	电流导体层，并适用于金丝键合、导电胶粘接、焊料焊接

不同金属化体系的推荐焊接方式

金属化体系	焊接方式
TiW/Au	适用于 AuSn、AuGe、epoxy，不适用于 SnPb
TiW/Ni/Au	适用于 AuSn、AuGe、epoxy、SnPb
TaN/TiW/Au	适用于 AuSn、AuGe、epoxy，不适用于 SnPb
TaN/TiW/Ni/Au	适用于 AuSn、AuGe、epoxy、SnPb
NiCr/Au	适用于 AuSn、AuGe、epoxy，不适用于 SnPb
Ti/Ni/Au	适用于 AuSn、AuGe、epoxy、SnPb
Ti/Pt/Au	适用于 AuSn、AuGe、epoxy、SnPb

## 4 电阻器的电阻值范围

项目	典型值	备注
方阻	50 Ω/□	10~100 Ω/□
电阻温度系数	≤ ±150ppm/°C	-55°C ~125°C
电阻稳定性	±0.025% (参考值)	125°C, 2000h
耐高温性	400°C, 5min	/
电阻精度	±10%、±20%	可选 ±5%
功率密度	3W/mm <sup>2</sup>	Al <sub>2</sub> O <sub>3</sub> , 99.6%, T=0.254mm
	8W/mm <sup>2</sup>	AlN, 99%, T=0.381mm

薄膜电阻的阻值设计：

$$R = R_s \frac{L}{W}$$

R 是直流电阻，R<sub>s</sub> 是方阻，L 是电阻体长度，W 是电阻体宽度。

## 5 薄膜电路及其图形工艺能力值范围

项目	典型参数	备注
可用基板尺寸	38*38mm、51*51mm	可用面积：35*35mm、47*47mm
可用基板厚度	0.1~1mm, ±0.050mm	研磨 / 抛光基板厚度最优可达 ±0.0125mm
薄膜电路外形尺寸	L/W: 0.25~10mm, T: ±0.050mm	研磨 / 抛光基板厚度最优可达 ±0.025mm; 外形尺寸最大可达 45mm, 但建议长宽比 ≤ 10
划片刀宽度	0.1mm	部分产品选用 0.2mm 划片刀
导带最小线宽、缝宽	25 μm	
导带图形精度	25 μm~50 μm 宽时: ±7 μm 50 μm 以上时: ±15 μm	当 Au 厚 > 3 μm: 导带 30 μm~100 μm 宽时: ±10 μm 导带 100 μm 以上时: ±25 μm
图形对准精度	正反面对准精度: ±25 μm 同一面套刻精度: ±25 μm	
导带到产品边缘最小距离	25~50 μm	也可以为 0 μm, 即采用不留边设计
电阻膜层最小长度	50 μm	
电阻膜层最小宽度	50 μm	
电阻膜层与导带最小空白距离	25 μm	
电阻膜层到产品边缘最小距离	50 μm	
最小通孔直径	基板厚度 *0.8	
最小通孔间距	基板厚度 *1.6	

## 6 薄膜电路版图要求

- 1、电路图文件为 dxf 或 dwg 格式。
- 2、电路图中注明：陶瓷基板材料和厚度、产品长宽厚及公差要求、方阻要求及电阻精度、导带公差、正反面膜层体系、正反面金层厚度要求、正反面焊接条件。