

04

多层
芯片瓷介电容器

产品型号：MA 系列

MA 多层芯片瓷介电容器

1 产品特点

- 1) 适应键合的组装方式，与半导体芯片相同的装配工艺
- 2) 利用多层结构实现更高容值，相比于单层陶瓷电容器体积更小，可提供良好的温度稳定性
- 3) 多层芯片瓷介电容器具有更好的频率特性，更低的 ESL 和更高的自谐振频率



2 产品应用

- 1) GaAs（砷化镓）、GaN（氮化镓）芯片的外围电路，电路滤波与静噪
- 2) 微组装电路中的滤波与静噪应用
- 3) 其它需要小型化的微组装领域，可替代部分单层电容

3 订货示例

MA	0202	X7R	2A	102	M	D	4	C
产品型号	外形尺寸代码	温度特性	额定电压	标称电容量	电容量允许偏差	引出端形式	厚度代码	包装形式
多层芯片瓷介电容器	表 1	表 2	表 3	表 4	表 5	表 6	表 1	表 7

表 1 外形尺寸代码（mm）					
外形图	外形尺寸代码	L	W	T	厚度代码
	0A0A	0.38±0.05	0.38±0.05	0.30±0.05	3
	0202	0.50±0.07	0.50±0.07	0.35±0.05	4
	0B0B	0.64±0.07	0.64±0.07	0.50±0.10	5
	0204	0.50±0.07	1.00±0.10	0.35±0.05	4
	0303	0.80±0.07	0.80±0.07	0.50±0.10	5
	0C0C	0.90±0.07	0.90±0.07	0.50±0.10	5
	0306	0.80±0.07	1.60±0.10	0.50±0.10	5
	0404	1.00±0.10	1.00±0.10	0.60±0.10	A
	0408	1.00±0.10	2.00±0.20	0.60±0.10	A
	0505	1.27±0.10	1.27±0.10	0.60±0.10	A
	0508	1.27±0.10	2.00±0.20	0.60±0.10	A
	0808	2.00±0.20	2.00±0.20	1.00±0.20	D
	0808	2.00±0.20	2.00±0.20	1.50±0.20	G

表 2 温度特性			表 3 额定电压			
温度特性	容量允许变化	工作温度范围	0J	6.3V	1E	25V
X7R	± 15%	-55℃ ~ 125℃	1A	10V	1H	50V
X7S	± 22%	-55℃ ~ 125℃				
X7T	-33%~+22%	-55℃ ~ 125℃	1C	16V	2A	100V
X5S	± 22%	-55℃ ~85℃				

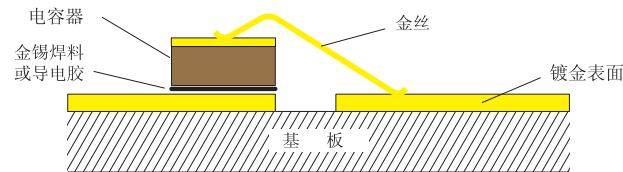
MA 多层芯片瓷介电容器

5 常温电性能指标和测试条件

项目	测试条件 (25℃ ± 2℃)	性能指标
电容量		电容量在规定范围之内
损耗角正切 tan δ	测试频率： C _R ≤ 100pF, 1.0MHz ± 0.1MHz C _R > 100pF, 1.0kHz ± 0.1kHz 测试电压： 1.0Vrms ± 0.2Vrms	X7R/X7S 特性: tan δ ≤ 350 × 10 ⁻⁴ X7T 特性: tan δ ≤ 500 × 10 ⁻⁴ X5S 特性: tan δ ≤ 1000 × 10 ⁻⁴
绝缘电阻 Ri	测试电压: 额定电压 U _R 测试时间: 2min ± 5s	X7R/X7S/X7T 特性: R _i ≥ 10000MΩ 或 500MΩ · μF (取较低者) X5S 特性: R _i ≥ 50MΩ · μF
耐电压	2.5U _R ; 持续时间 5s ± 1s 浪涌电流 ≤ 50mA	无击穿、飞弧和可见损伤

多层芯片瓷介电容器应用指南

1 多层芯片瓷介电容器的装配



多层芯片瓷介电容器底面的焊接推荐使用 Au-Sn (80/20) 焊料, 在 300℃ ~ 320℃ 氮气保护下进行。
底面的安装也可以采用导电胶粘接的方式, 但应控制导电胶的用量, 避免电容器两个电极间直接短路。

键合条件:

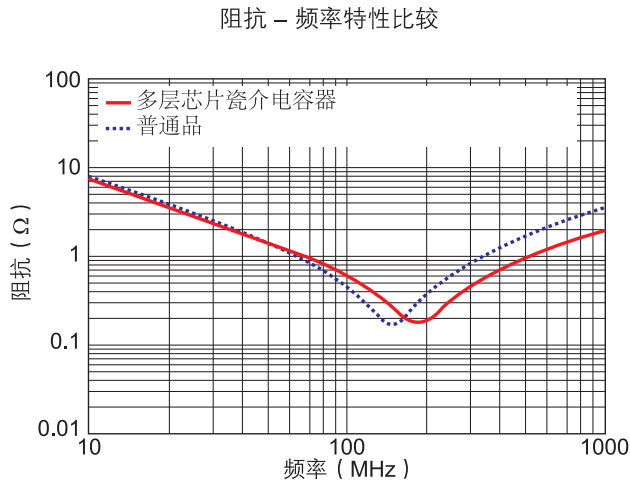
- 1、金丝直径为 25 μm
- 2、推荐使用热压焊或超声波球焊
- 3、劈刀压力应控制在 0.2N~0.5N 之间
- 4、利用金丝将电容器连接到基板或其它装置上

2 多层芯片瓷介电容器推荐金层厚度

键合金丝直径	引出端
25 μm	金层厚度 ≥ 1 μm
38 μm	金层厚度 ≥ 2.54 μm
50 μm	金层厚度 ≥ 5 μm

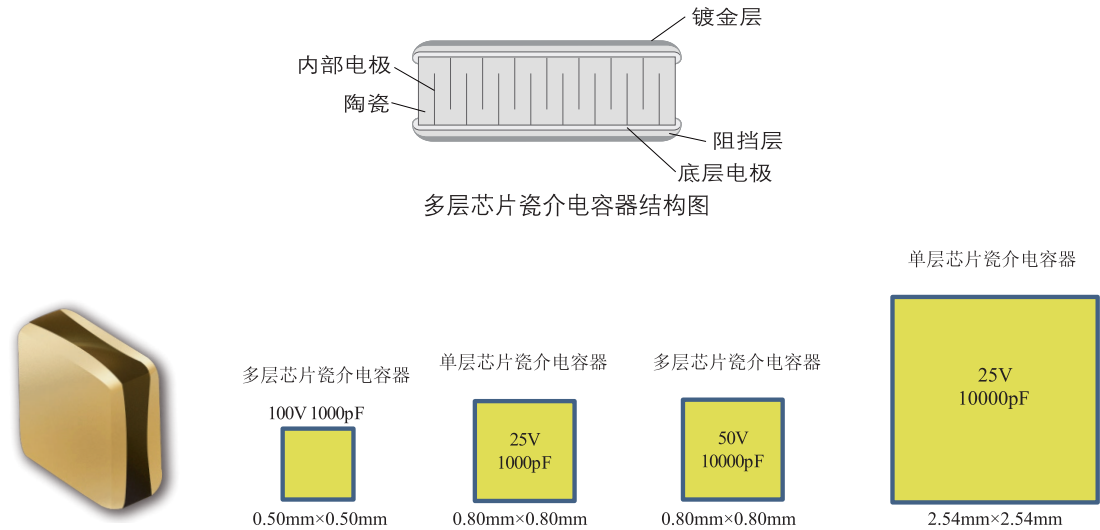
3 多层芯片瓷介电容器的频率特性

良好的频率特性, 由于结构的更改电容器的 ESL 更低, 具有更高的自谐振频率



4 多层芯片瓷介电容器与单层电容器的对比

多层芯片瓷介电容器内电极采用多层设计结构，因此，与单层电容器相比，同容量产品具有更小的尺寸，同等面积获得更高的容量。



多层芯片瓷介电容器与单层芯片瓷介电容器对比

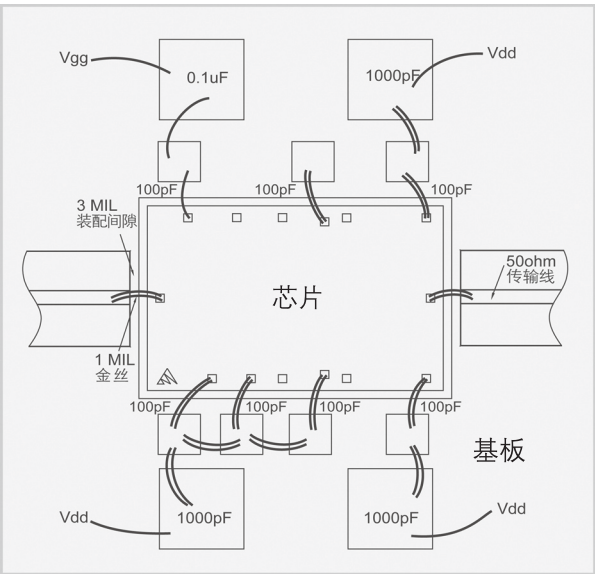
5 极限试验数据

项目	试验条件	结论
键合强度	按 GJB548B-2005 方法 2023.2 试验，键合引线采用直径 25 μm 的金线，记录键合丝断开力的大小。合引线采用直径 25 μm 的金线，记录键合丝断开力的大小	满足 60mN
抗剪强度	按 GJB548B-2005 方法 2019.2 的规定进行试验，记录抗剪力的最大值	0202:8N、0303:13N

6 储存

产品应储存在环境温度为 -10℃ ~ 40℃，相对湿度不大于 80%，周围无酸性、碱性及有害气体的库房中
产品打开包装后，若需继续储存需真空包装或在氮气保护中储存
产品储存期应不超过 18 个月

7 应用案例



案例中可能选择规格型号及尺寸

序号	规格型号	标称电容量	尺寸 (mm)
1	MA0303X7R1A104MD5C	0.1 μ F	0.8 × 0.8
2	MA0202X7R2A102MD4C	1000pF	0.5 × 0.5
3	MA0202X7R2A101MD4C	100pF	0.5 × 0.5
4	MA0202X5S0J104MD4C	0.1 μ F	0.5 × 0.5
5	MA1515X7T1A103MD3C	10nF	0.38 × 0.38